

Zulassungsarbeit

Formalia

Dies ist das Aufgabenblatt für die Zulassung zur Klausur "Rechnertechnik" im Sommersemester 2001. Um sich zur Klausur anmelden zu können, müssen Sie diese Zulassungsarbeit ausreichend bearbeitet haben. Dazu müssen Sie mindestens 60% der möglichen Punkte erreichen. über diese Bewertung der Arbeit ("bestanden" / "nicht bestanden") hinaus erfolgt keine Benotung.

Bitte füllen Sie das Deckblatt mit Namen und Matrikelnummer aus (sie finden eine Vorlage im Anhang der Aufgaben). Bei der Bearbeitung der Aufgaben lassen Sie bitte rechts einen Rand von 3cm (zur Korrektur).

Verwenden Sie bitte zur Bearbeitung der Aufgaben keinen Rotstift. Schreiben Sie bitte an den oberen Rand jeder separaten Seite Ihren Namen und Ihre Matrikelnummer. Bitte schreiben Sie nicht nur die Lösung zu einer Aufgabe auf, sondern auch den Lösungsweg. Eine Lösung gilt nur dann, wenn der Lösungsweg ersichtlich ist.

Am Ende der Bearbeitung heften Sie bitte alle Seiten zusammen und schreiben auf das Deckblatt die Seitenzahl (inklusive Deckblatt).

Die Lösungen der Aufgaben sind bis 11. Juni 2001 bei mir in der Vorlesung oder im Dekanatssekretariat abzugeben. Am 18. Juni 2001 werden die Ergebnisse auf meiner üblichen Webseite veröffentlicht. Sie können danach bei mir die Korrektur und die Musterlösung einsehen.

Sollten Fragen zum Verfahren oder zu den Aufgaben auftreten, können Sie mich in der Vorlesung ansprechen (oder werktags telephonisch unter 089/638 12-313).

Und nun: viel Erfolg!

Aufgabe 1 (5 Punkte) Zum Warmwerden: Rechnen Sie bitte die Zahlen in Darstellungen zu anderen Basen um mittels der angegebenen Verfahren:

- a) 3497_{10} in das Dualsystem mit dem Multiplikationsverfahren;
- b) Konvertieren Sie 1010101_2 in das Dezimalsystem mit dem Divisionsverfahren.

Aufgabe 2 (8 Punkte) Erstellen Sie aus Funktionsblöcken aus der Vorlesung ein System, das die Booth-Multiplikation per Hardware durchführt. Sie haben die zu multiplizierenden vierstelligen Binärzahlen in zwei vierstelligen Flipflop-Registern gegeben und dürfen Schieberegister, Addierer, Subtrahierer, Multiplexer und anderes verwenden. Nach vier Takten soll das Ergebnis in einem achtstelligen Flipflop-Register vorliegen.

Zeichnen Sie bitte schematisch eine Schaltung, die dieses leistet. Sie brauchen dabei nicht jede Leitung für einzelne Bits zeichnen; es genügt, wenn man erkennen kann, wieviele Leitungen gleicher Art mit welchen Blöcken verbunden sind.

Aufgabe 3 (10 Punkte) Sie sollen eine Steuerung für einen elektronischen Spielwürfel erstellen.

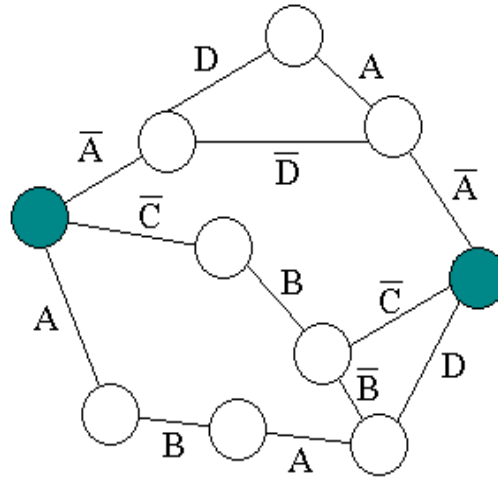
Ein elektronischer Würfel besteht aus sieben (!) Leuchtdioden, die angeordnet sind wie die Überlagerung der Würfelaugen für sämtliche Werte eines Würfels. Für die Realisierung haben Sie einen einstellbaren Oszillator, dessen Frequenz Sie festlegen können (z.B. ein Impuls pro Sekunde). Damit wird auf Knopfdruck ein Zähler getaktet, aus dessen Ausgängen Sie über ein Schaltnetz die Steuersignale für die Ausgänge erzeugen sollen.

- a) Wie sehen die Schaltfunktionen für die einzelnen Leuchtdioden in Abhängigkeit von den Zählerausgängen aus?
- b) Zeichnen und programmieren Sie bitte graphisch ein PLA (mit der Zahl von Ein- und Ausgängen, die Sie benötigen), um diese Schaltfunktionen zu realisieren.
- c) Ergänzen Sie bitte die Schaltung (schematisch), sodass wenn eine 6 gewürfelt wurde, die sechs Augen mit einer Frequenz von 5Hz blinken.

Aufgabe 4 (10 Punkte) Prof. Zweistein benötigt für seine Forschungen einen synchronen Vorwärtszähler, der folgende Zahlenfolge durchläuft $\{2, 3, 4, 6, 7, 11, 12\}$ als Zählerstände einnimmt und von 12 auf 2 weiterzählt. Alle anderen Zahlen des Zählers sollen beim nächsten Takt auf den (Fang-)Zählerstand 0 abgebildet werden.

- a) Geben Sie bitte die Schaltfunktionen für die Vorbereitungseingänge J_0, K_0 bis J_3, K_3 in Abhängigkeit von Q_0, \dots, Q_3 an.
- b) Zeichnen Sie bitte die resultierende Schaltung (mit JK-Flipflops und Gattern).
- c) Ergänzen Sie bitte die Schaltung um eine Leitung, durch die der Zähler asynchron auf den Startwert 2 gesetzt wird (benutzen Sie die S- und R-Eingänge der JK-Flipflops).

Aufgabe 5 (10 Punkte) Folgendes Transmissionsnetz kommt in einer NMOS-Schaltung vor.



- Geben Sie bitte die minimierte Durchlaßfunktion dieses Transmissionsnetzes an.
- Zeichnen Sie bitte eine CMOS-Schaltung für die vier Eingangsvariablen A, B, C und D, die dieselbe Schaltfunktion realisiert wie die NMOS-Schaltung mit diesem Transmissionsnetz (zwischen Ausgang und Versorgungsspannung dürfen dabei nur PMOS-FETs, zwischen Ausgang und Masse nur NMOS-FETs liegen). Verwenden Sie bitte dabei möglichst wenig Transistoren (setzen Sie nicht einfach das obige Netz um!).
- Ergänzen Sie bitte die Schaltung um einen Enable-Eingang EN, der den Ausgang hochohmig macht, wenn $EN=0$ ist.

Aufgabe 6 (12 Punkte) Für ein zum Takt T asynchrones Signal X soll ein taktsynchrones Signal Y erzeugt werden. Es wird jeweils zum frühestmöglichen Taktzeitpunkt ein 1-Signal der Länge t_p am Ausgang Y erzeugt unter folgenden Bedingungen:

- X hat im vorhergehenden Zeitintervall seinen Wert von 0 nach 1 verändert und
- X hat weniger als drei Takte davor seinen Wert von 0 nach 1 verändert.

Ansonsten liegt Y auf 0. (t_p sei dabei der Zeitabstand jeweils aufeinanderfolgender Taktimpulse).

Plausibilisieren Sie bitte die obige Angabe durch beispielhafte Impulsfolgen und entwerfen Sie dann bitte einen endlichen Automaten, der dieses Schaltverhalten realisiert, und eine dazugehörige Digitalschaltung. Dabei soll Y immer bei der frühestmöglichen Taktflanke geschaltet werden.

Aufgabe 7 (15 Punkte) Ein synchroner dreistelliger Zähler mit Eingang X und Ausgang Y habe folgende Beschaltung der Vorbereitungseingänge $J_0, K_0, J_1, K_1, J_2, K_2$ und des Ausgangs Y (dabei steht ∇ für das exklusive ODER):

$$\begin{aligned} J_0 &= X(Q_1 \nabla Q_2) \vee \overline{X} \overline{Q_1} \\ K_0 &= \overline{X} \nabla (Q_1 \nabla Q_2) \\ J_1 &= \overline{X} \overline{Q_0} \vee X \overline{Q_2} \\ K_1 &= \overline{X} \nabla \overline{Q_2} \\ J_2 &= X \overline{Q_0} \vee Q_1 \\ K_2 &= Q_0 \nabla Q_1 \\ Y &= Q_0 \nabla Q_1 \end{aligned}$$

- Fassen Sie diese Schaltung als endlichen Automaten mit Ausgabe auf und stellen Sie dessen Übergangstabelle auf. Dabei wird der Wert von (Q_2, Q_1, Q_0) als Dualkode des Zustands angesehen.
- Minimieren Sie diesen Automaten.
- Erstellen Sie eine Schaltung (Mealy-Automat) für den minimierten endlichen Automaten.

Aufgabe 8 (15 Punkte) Fredi Klabuster hat einen Automaten entworfen mit folgender Übergangstabelle (in der Matrix ist Nachfolgezustand und Ausgabe $(\in \{0, 1\})$ angegeben):

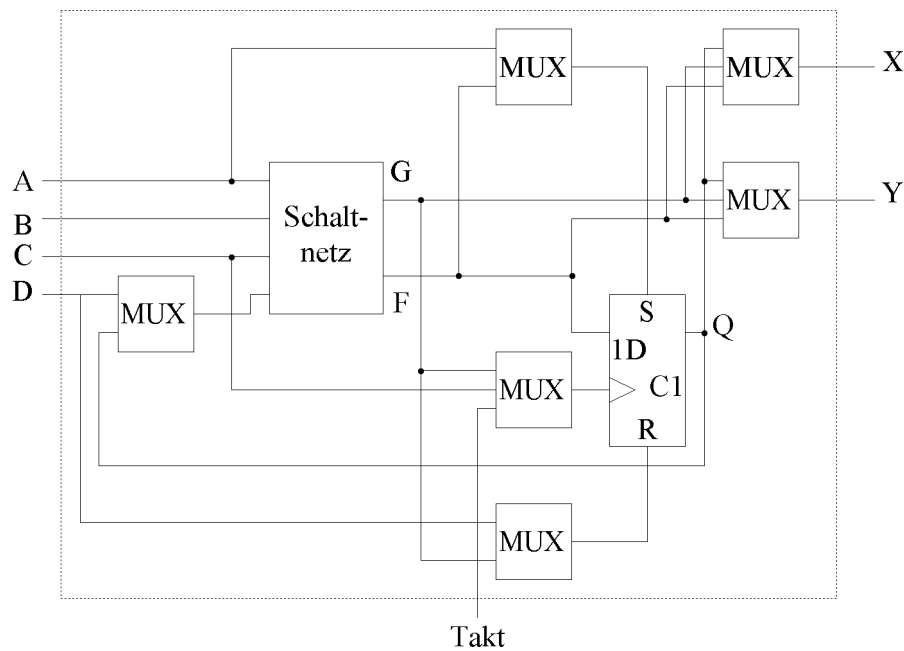
Eingabezeichen	Zustand						
	z_0	z_1	z_2	z_3	z_4	z_5	z_6
0	$z_3/0$	$z_4/0$	$z_6/0$	$z_2/0$	$z_0/0$	$z_5/0$	$z_1/0$
1	$z_6/0$	$z_1/0$	$z_5/0$	$z_3/0$	$z_5/0$	$z_6/1$	$z_6/0$

Sie haben allerdings das unbestimmte Gefühl, daß Fredis Automat zu kompliziert ist.

- Minimieren Sie bitte die Zahl der Zustände des Automaten soweit wie möglich und zeichnen Sie den minimierten Automaten.
- Entwerfen Sie bitte eine Schaltung mit JK-Flipflops und einem Ausgang, der sich erst nach einer Zustandsänderung verändern kann.
- Geben Sie bitte einen regulären Ausdruck für die Zeichenketten an, für die von der Schaltung jeweils eine 1 ausgegeben wird.

Aufgabe 9 (15 Punkte) Realisieren Sie bitte eine Schieberegisterzelle eines Vor-/Rückwärtsschieberegisters mit parallelem Laden mittels FPGAs.

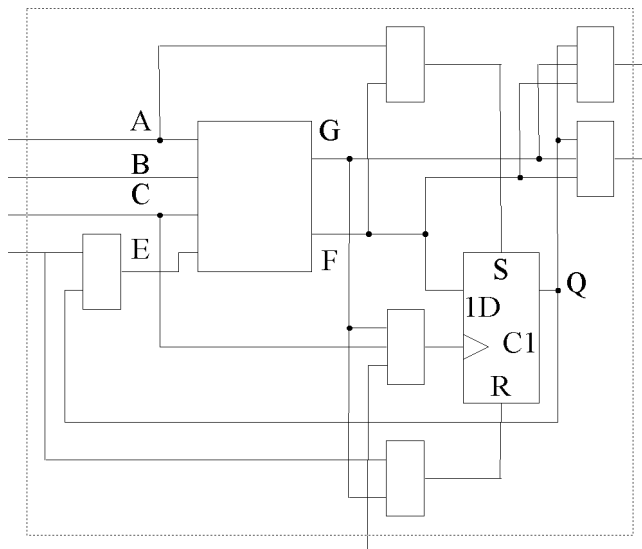
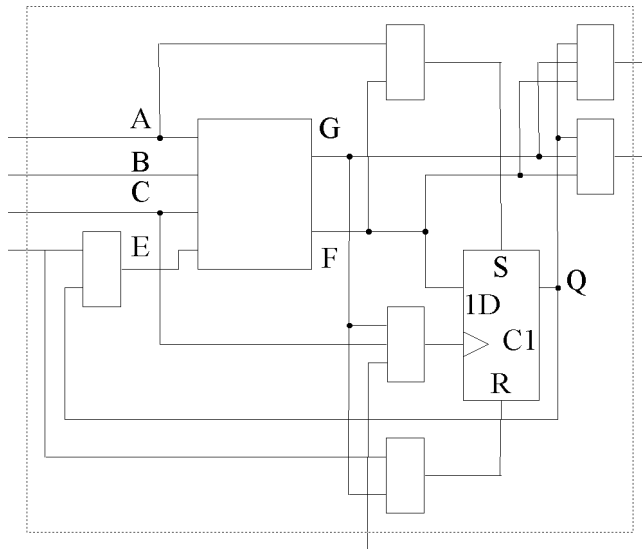
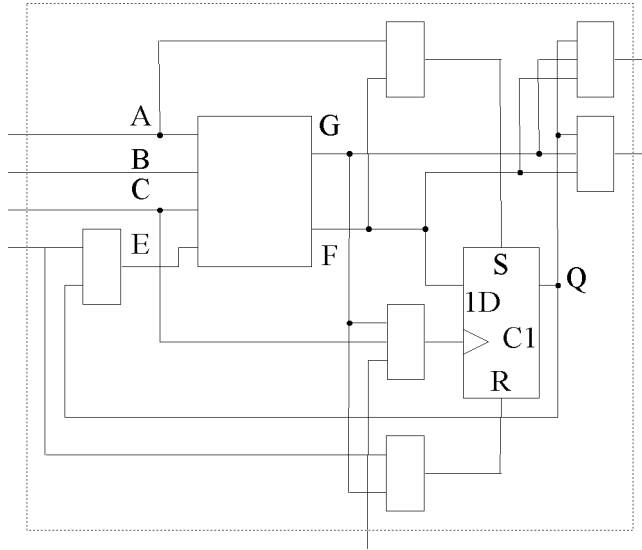
Die Schieberegisterzelle habe die typischen Eingänge (Takt, Schieberichtung (vorwärts/rückwärts), Steuer- und Dateneingang zum expliziten Laden der Zelle mit einem 1Bit-Wert von außen, Eingänge für die Verbindung mit der folgenden oder vorhergehenden Schieberegisterzelle).



Sie brauchen nur die interne Logik der CLBs (siehe Bild) zu definieren; die Verkopplung der Signale zwischen den Zellen (normalerweise mittels PI-Zellen!) kann durch "Handverdrahtung" passieren (z.B. durch entsprechende Beschriftung der Leitungen). IOBs seien ebenfalls nicht nötig.

Die "Programmierung" eines CLBs realisieren Sie dadurch, daß Sie die Schaltfunktion des Schaltnetzes aufschreiben und die jeweils ausgewählten Pfade in die Multiplexer zeichnen. Sie dürfen davon ausgehen, daß Multiplexer auch als inaktiv programmiert werden können.

Auf dem Beiblatt befinden sich 3 CLBs ohne Beschriftung zu Ihrer Verwendung. Sie dürfen für die Lösung gegebenenfalls auch mehrere FGPAs benutzen, sollten ihre Anzahl aber möglichst klein machen.



Zulassungsarbeit

Name:

Matrikelnummer:

Zahl der Seiten (inkl. Deckblatt):